

類別：工程技術類

篇名：
互助合作的「時間」

作者：

陳煒翔。臺北市立松山高級工農職業學校。綜合高中301班
連子翔。臺北市立松山高級工農職業學校。綜合高中301班
蘇御先。臺北市立松山高級工農職業學校。綜合高中301班

指導老師：

邱佳椿

壹•前言

一、研究動機

在現代的社會，時間就是金錢，每分每秒都不得以浪費，正確地掌握住每分每秒才能有效地完成每一件事，實現每一個目標。而我們實習工場牆上的石英鐘總是不正常，忽快忽慢，導致我們上下課不準時，甚至擾亂了我們中午吃飯時間，害我們常和老師辯來辯去產生不必要的爭執。因此，爲了可以讓老師知道正確的時間，也爲大家的利益，本組做了此數位時鐘來提醒大家正確的時間。

二、研究目的

利用實習課所學到 MAX+PlusII 程式，再搭配乙級數位電子檢定板來製作一計時器，讓我們順便學到軟硬體의互相配合，以及各種循序邏輯電路的應用。

貳•正文

一、掃描原理

本專題利用多顆七段顯示器進行輪流顯示，若掃描達一定的速度，可使眼睛感覺不到閃爍現象（一般而言，人類的視覺暫留約爲1/16秒 ~ 1/24秒），此時就可以看到四顆七段顯示器同時亮起，而不是只有單一訊號，因每個七段顯示器間必須有數十微秒的時間以防止七段顯示器顯示時產生殘影（維基百科 2013）。

本專題利用人類視覺暫態現象，我們使用晶片IC控制每顆七段顯示器的變換速率（掃描時間爲1ms），會使我們感覺到四顆七段顯示器同時顯示的樣子，能夠讓我們看到正確的時間。其掃描順序如圖1所示。完整輸出情形如圖2所示。

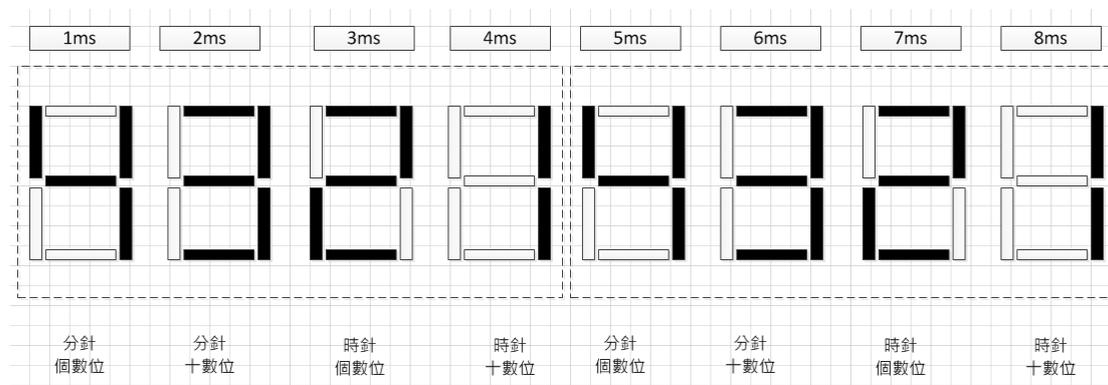


圖 1 掃描運作圖

互相合作的「時間」

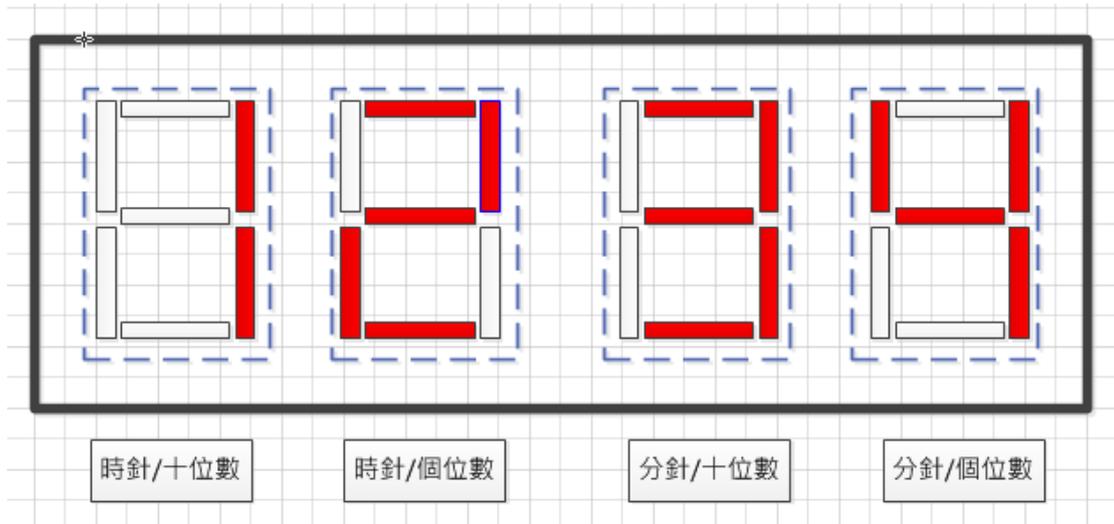


圖 2 計時器

二、架構圖

受限於乙級數位電子檢定板的晶片IC EPM 3064 ALC44-10N容量，所以本專題將電路分為主電路及掃描電路。

(一) 主電路

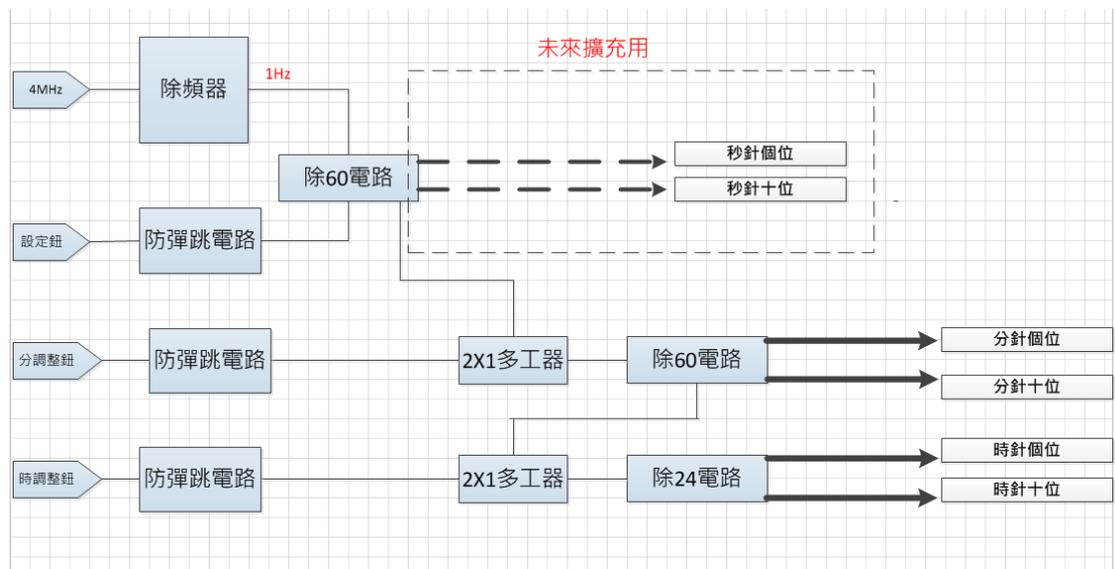


圖 3 主電路架構圖

(二) 掃描顯示電路

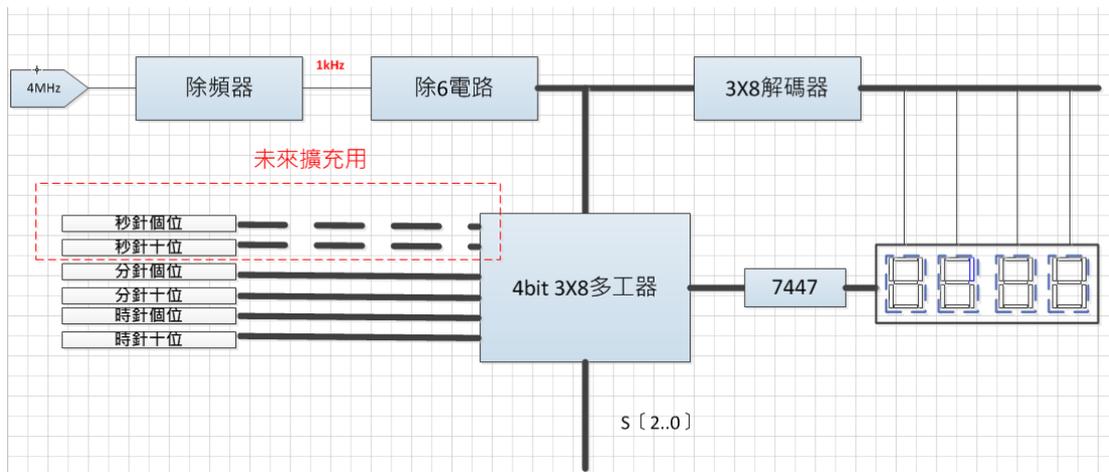


圖 4 掃描顯示架構圖

三、CPLD電路

(一) 主電路圖

24 hours digital timer by 7seg scan_main circuit

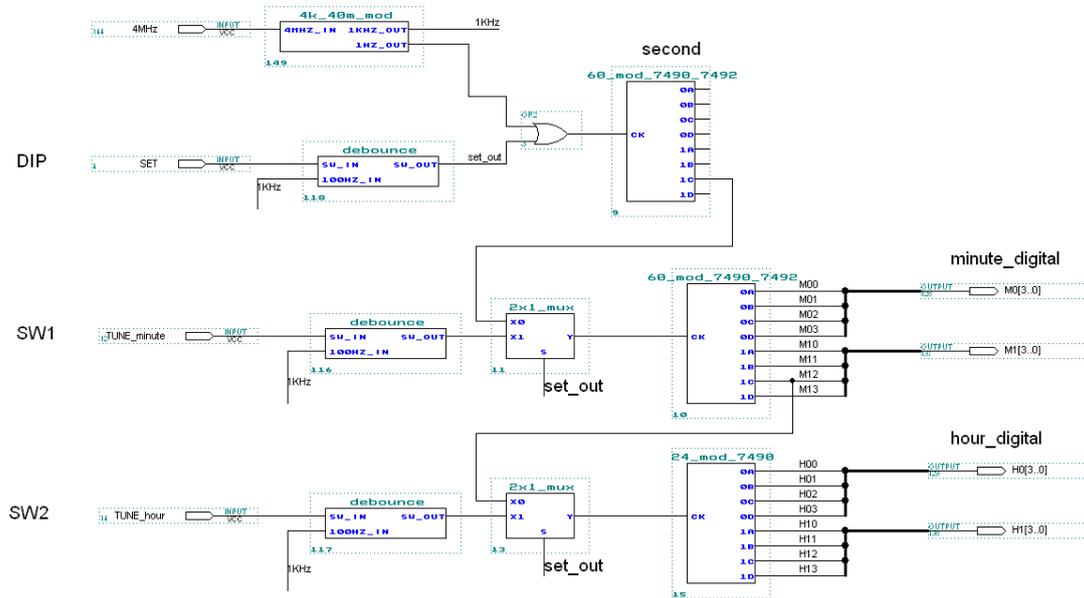


圖 5 CPLD 主電路圖

debounce

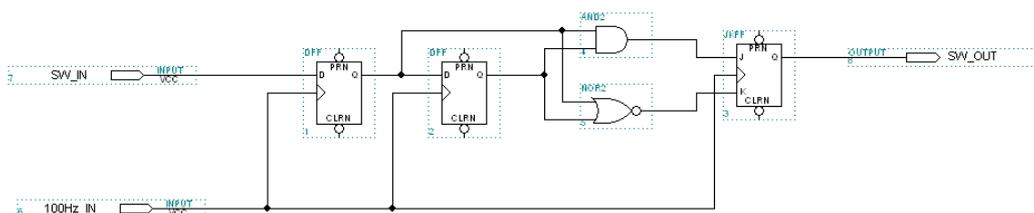


圖 8 防彈跳開關

(三) 2 對 1 多工器

當設定鈕未按下時，多工器為 X_0 當輸入，此時為正常計數狀態「分」的時脈輸入於「秒」計數 60 後的負緣觸發訊號；「時」的時脈輸入於「分」計數 60 後的負緣觸發訊號；若設定鈕按下時，多工器為 X_1 當輸入，此時可由外部「分」、「時」調整鈕來設定分針、時針的大小。其電路如圖 9 所示。

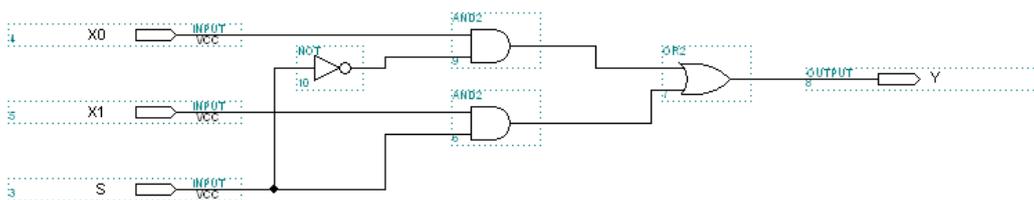


圖 9 2X1 多工器

(四) 除 60 計數器

本組利用 7490 做除 10 電路、7492 做除 6 電路，分別來計數秒針、分針的個位數及十位數，來達成計數 00~59。當 7490 從「9→0」時， Q_D 接腳會輸出一負緣觸發信號送到 7492 來計數；當 7492 持續計數到「5→0」時， Q_C 接腳會輸出一負緣觸發信號送到分針的除 60 計數器繼續計數，或者送到時針的除 24 計數器繼續計數。其電路如圖 10 所示。

互相合作的「時間」

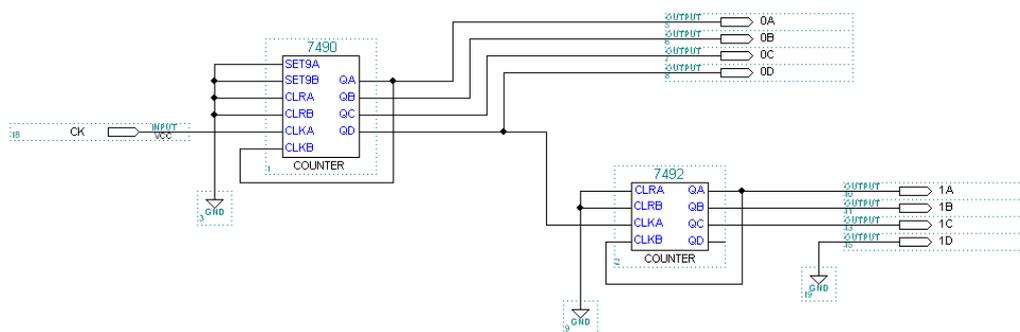


圖 10 除 60 電路圖

(五) 除 24 計數器

本組利用兩顆 7490 來組成除 24 電路，來計數時針 00~23。當個位數之 7490 從「9→0」時， Q_D 接腳會輸出一負緣觸發信號送到十位數之 7490 來計數；當計數狀態至 24 之瞬間，AND 閘輸出為「1」未清除兩 IC 所有輸出，即作清除歸零之動作，完成除 24 的計數功能。其電路如圖 11 所示。

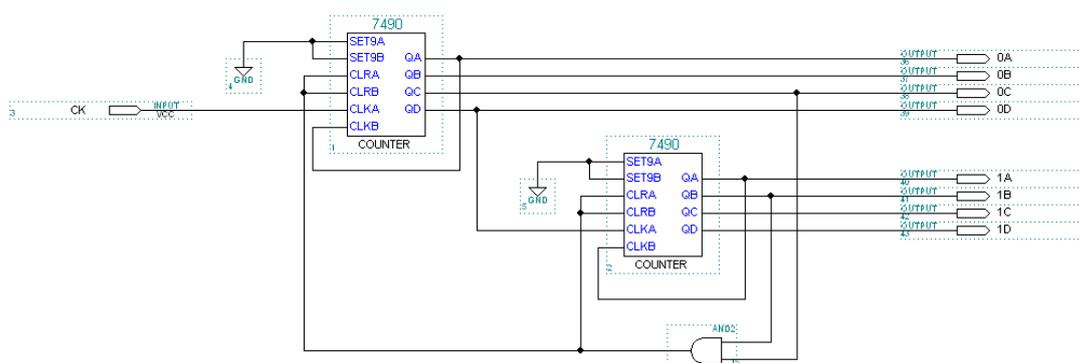


圖 11 除 24 電路圖

(六) 除 6 電路

時脈輸入為 1KHz，所以輸出間隔每 1ms 的時間從「000」依序變化到「101」。此電路是要作為掃描電路用。其電路如圖 12 所示。

互相合作的「時間」

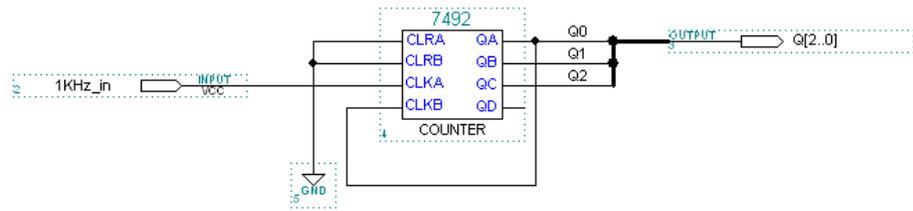


圖 12 除 6 電路

(七) 3X8 解碼器

輸入每 1ms 的時間從「000」依序變化到「101」，再透過解碼器及反相器依序送高電位給「分」、「時」的七段顯示器，來進行掃瞄。由於本專題沒有設置「秒」，所以 Y0N、Y1N 不使用。其電路圖如圖 13 所示。

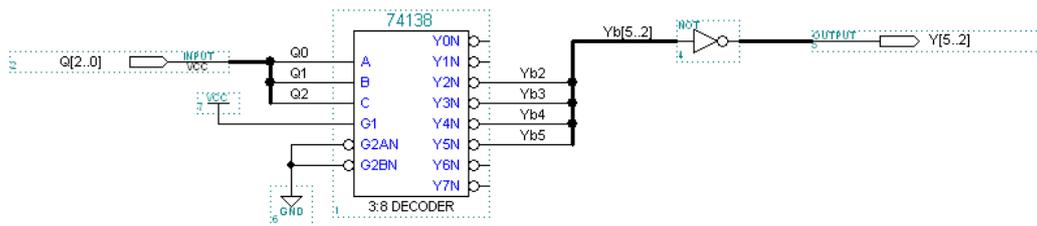


圖 13 3X8 解碼器

(八) 4bit_8X1 多工器

輸入每 1ms 的時間從「000」依序變化為「101」，再透過多工器將來自於主電路的七段顯示器顯示資料依序送給外部 7447 解碼器來解碼輸出。由於本專題沒有設置「秒」，所以 S0【3..0】，S1【3..0】不使用。其電路圖如圖 14 所示。

互相合作的「時間」

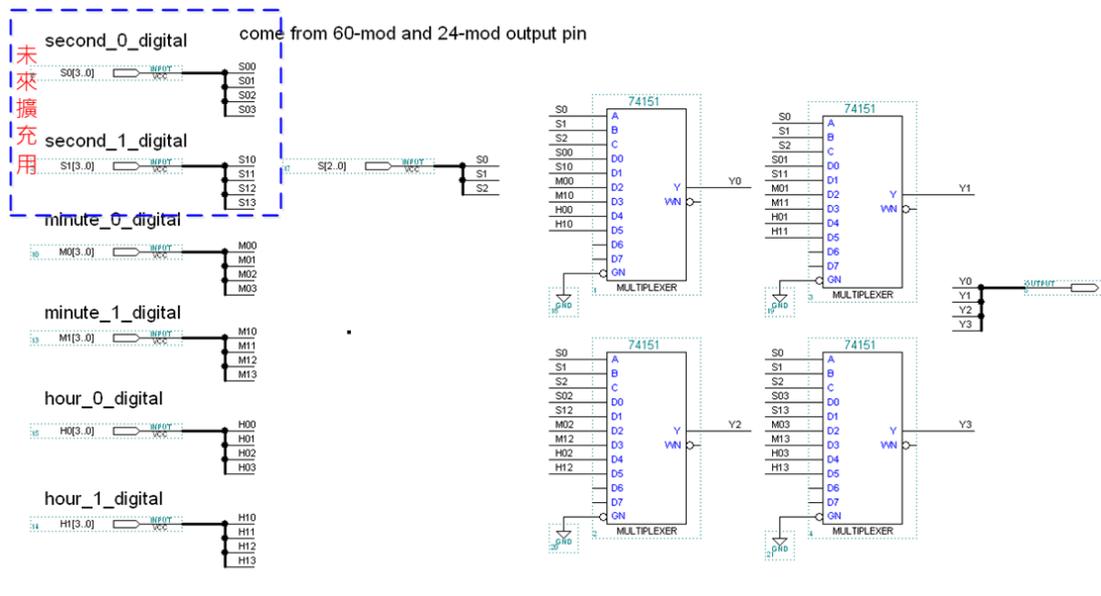


圖 14 4bit_8X1 多工器

五、成品與實際操作

<p>1. 剛插上電源，並無進行任何設定，所以 LED 七段顯示器上所顯示的時間是 00 : 00。</p>	<p>2. 按著設定鈕，就可使用分調整鈕調整「分」所顯示的時間。</p>
<p>3. 按著設定鈕，就可使用時調整鈕調整「時」所顯示的時間。</p>	<p>4. 完成設定後，雙手同時放開，便完成電子鐘。</p>

參●結論

剛開始聽到要做小論文時，心裡不禁覺得有點麻煩，但還是硬著頭皮上了，俗話說萬事起頭難，剛開始做的時候有點摸不清方向，頻頻遭受到挫折，便開始有些灰心沮喪，但經過老師細心地指導後，漸漸有了個明確的目標。

起初，焊板子對我們來說並不是個問題，輕輕鬆鬆地便把兩個核心板給焊了出來，但是接下來的程式才是難題的開始，我們在三年級時才開始接觸 CPLD，光是爲了能讓分和秒能夠正確的顯示就讓我們絞盡腦汁，爲了能將其完美的呈現在我們眼前，在電路板中不斷的進行修改，發現許多小細節的錯誤，例如：在接線的過程中誤接其他孔使得 LED 顯示不正確，或是 MAX+plus II 中的程式電路圖弄錯物件和連錯接點，還有電壓的輸入過大或接腳插錯地方使晶片有著過熱的現象，可是我們藉著身邊可取得的資料以及老師的協助，最後將這些問題一一克服，便完成了屬於我們自己的時鐘。

「不禁一番寒徹骨，焉得梅花撲鼻香」，經過一波又一波的考驗，雖然在這製作的過程中處處碰壁，但也讓我們從中學習了不少技術、知識，看到自己做出來的時鐘能夠如預期的運作，就覺得先前的努力總算有了成果，感到十分地有成就感。

肆●引註資料

1. 黃國倫（2013）。CPLD全例說。臺北市：新文京。
2. 維基百科（2013）。視覺暫留。102年3月27日，取自 <http://zh.wikipedia.org/zh-hk/%E8%A6%96%E8%A6%BA%E6%9A%AB%E7%95%99>
3. 捷峰工作室（2011）。乙級數位電子術科實作寶典。新北市：台科大。
4. 黃慶璋、蔡忠勇（2011）。數位邏輯實習。新北市：全華。