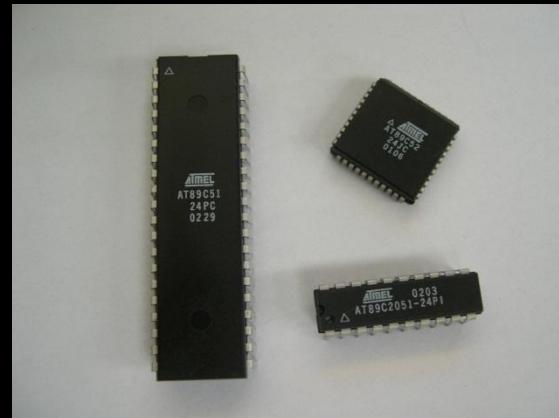
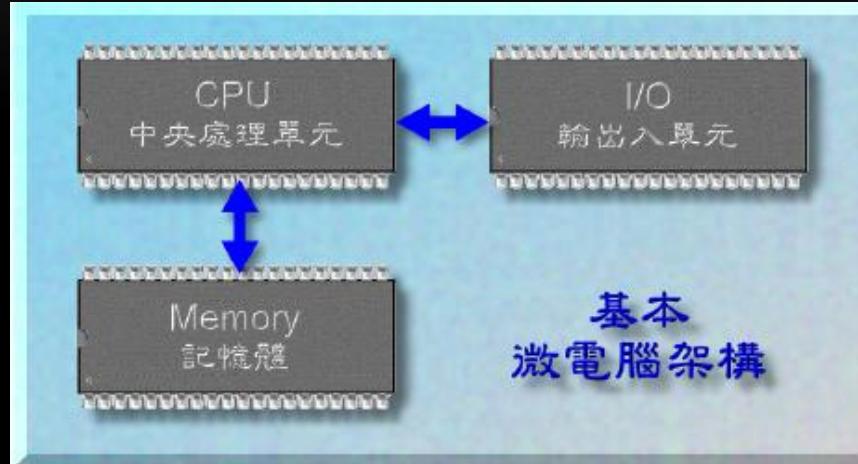
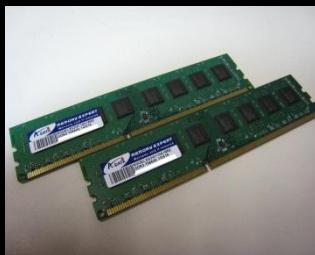


單晶片控制實習-8051 C語言

CH1 MCS-51基本介紹



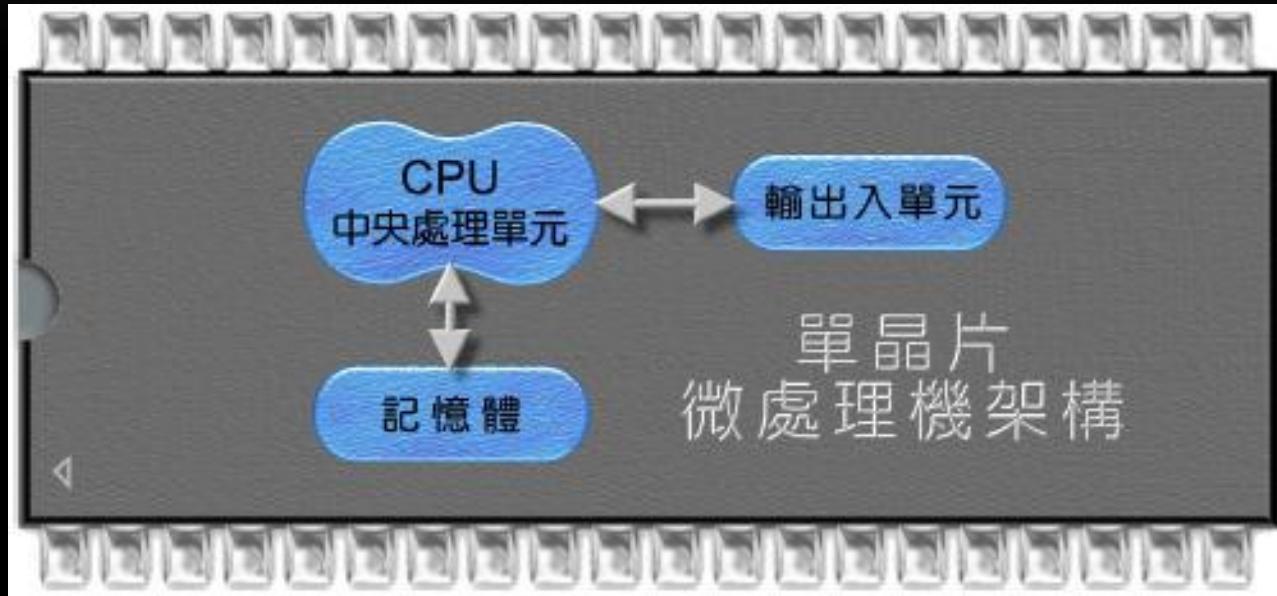
微電腦系統架構



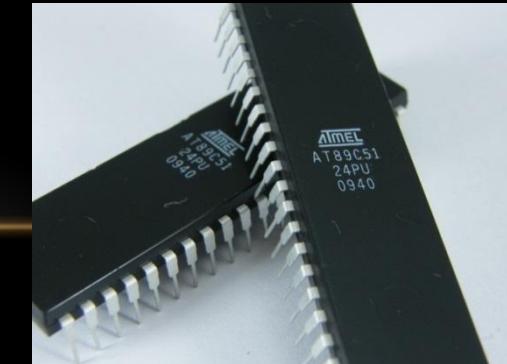
各自獨立的晶片

- 中央處理單元 (Central Processing Unit, CPU)
 - 控制單元 (CU) 、算術邏輯運算單元 (ALU) 、內部記憶體 (Register)
- 記憶體
 - 唯讀記憶體 (ROM) 、隨機存取記憶體 (RAM)
- 輸出入單元

單晶片微處理機架構



CPU、記憶體、I/O全部統合在一個晶片裡面，由於主要功能是用來控制，所以單晶片不在乎記憶體大小、位元數，而強調其輸出入功能



單晶片的發展-以年代區分

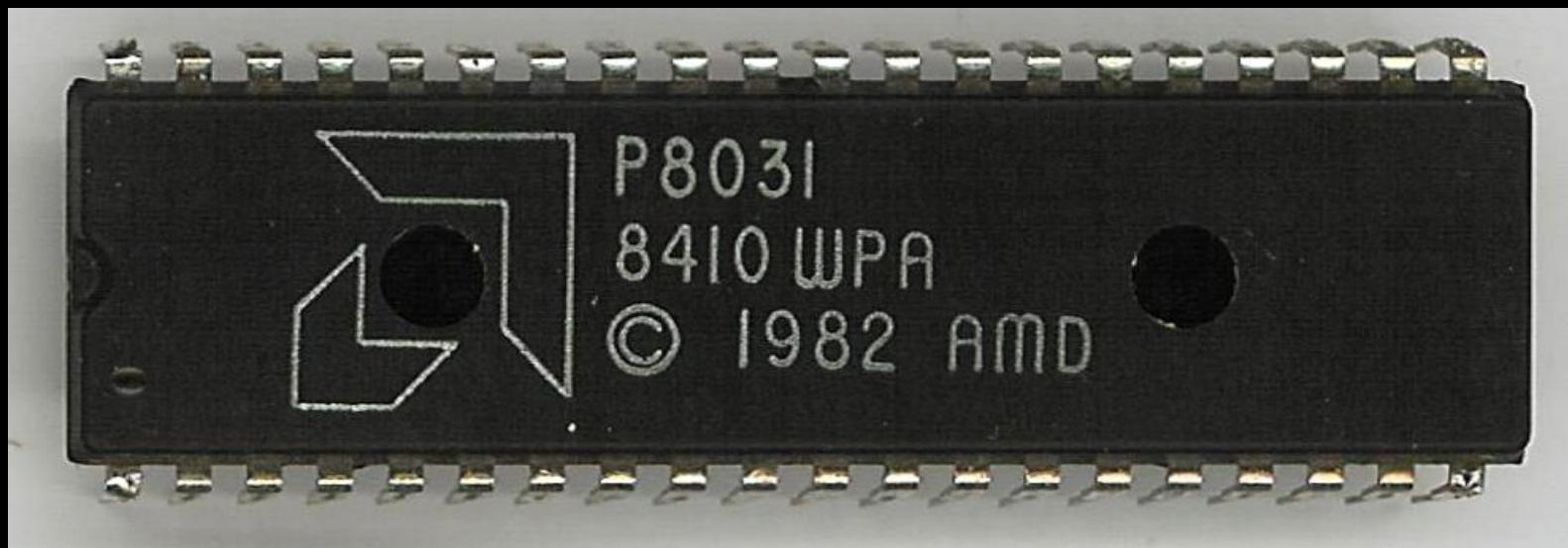
世代	發展年代	代表廠商	代表IC
第一代	1976	Intel	MCS-48
第二代	1978	Intel	MCS-51/52
第三代	1982	Atmel RISC	89C51/52 PIC
第四代	1990 ~	Atmel Nuvoton	89S51/52

單晶片的發展-以ROM區分

	51 族系				52 族系							
型號	8031	8051	8751	89C51 89S51	8032	8052	8752	89C52 89S52				
型式	無 ROM	Mask ROM	EP ROM	EEP ROM	無 ROM	Mask ROM	EP ROM	EEP ROM				
ROM	內建 0k 外接 64k	內建 4k bytes 外接最大 64k bytes	ROM大2倍		外接 64k	內建 8k bytes 外接最大 64k bytes						
RAM	內建 128 bytes 外接最大 64k bytes		RAM大2倍		內建 256 bytes 外接最大 64k bytes							
計時/ 計數器	2 個 16 位元計時計數器				3 個 16 位元計時計數器							
中斷源	5(89S51 有 6 個)				6(89S52 有 8 個)							
I/O	4 個 8 位元輸出入埠				4 個 8 位元輸出入埠							

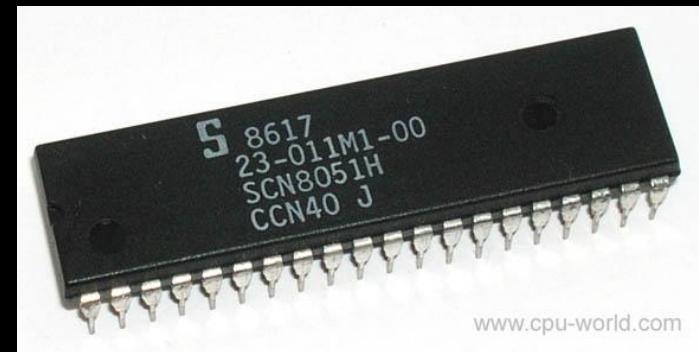
單晶片的發展-無ROM型 (8031)

- 必須外接程式記憶體
- 已很少採用



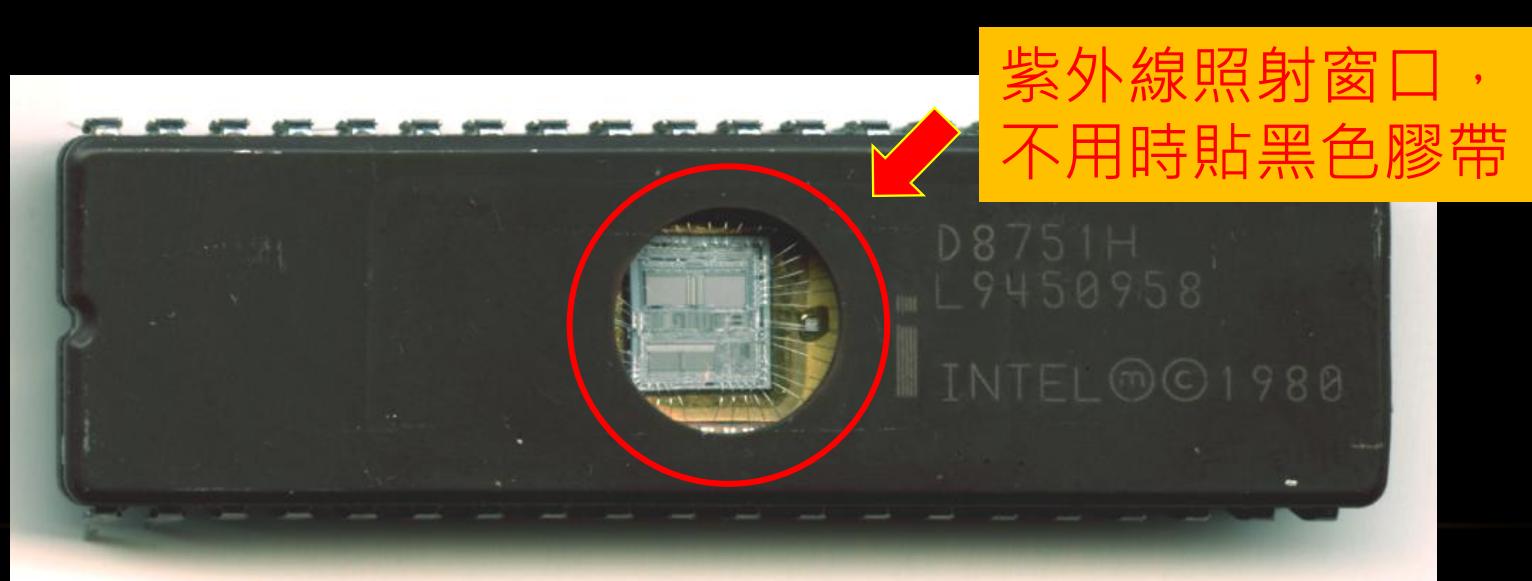
單晶片的發展-MASK ROM型 (8048、8051)

- 直接將程式放入程式記憶體
- 適合於大量生產



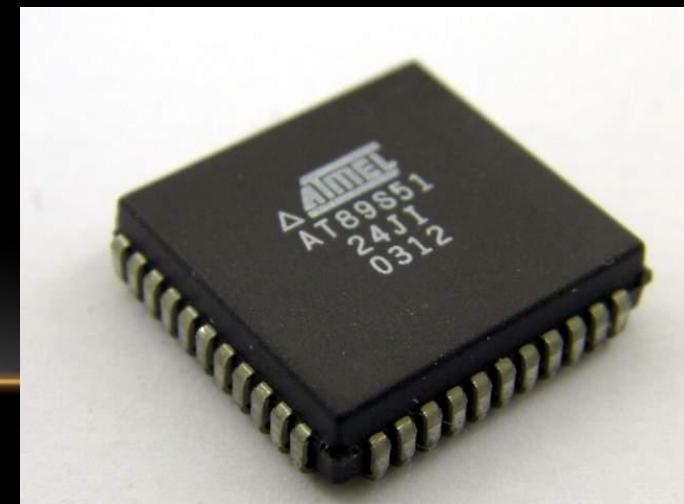
單晶片的發展-EPROM型 (8751)

- 可利用紫外線清除程式記憶體，所以可重複使用
- 成本高，清除程式麻煩且費時，目前已不再生產



單晶片的發展-EEPROM型 (89C51/52、89S51/52)

- 利用電壓即可清除程式記憶體資料
- 89C51/89C52需使用5V及12V
- 89S51/89S52僅需使用5V



單晶片的發展-89C5X與89S5X之比較

型 號	89C51/52	89S51/52
位元數	8 位元	8 位元
工作頻率	0~24MHz	0~33MHz
ROM	4k bytes/8k bytes	4k bytes/8k bytes
RAM	128 bytes/256 bytes	128 bytes/256 bytes
I/O	4 個 8 位元輸出入埠	4 個 8 位元輸出入埠
計時/計數器	2/3 個 16 位元計時/計數器	2/3 個 16 位元計時/計數器
Watchdog Timer	-	14 位元看門狗計數器
中斷源	5/6 個	6/8 個
串列埠	一組全雙工萬用串列埠 UART	一組全雙工萬用串列埠 UART
省電模式	Idle 模式及 Power-down 模式	Idle 模式及 Power-down 模式
資料指標暫存器	一組 16 位元資料指標暫存器	兩組 16 位元資料指標暫存器

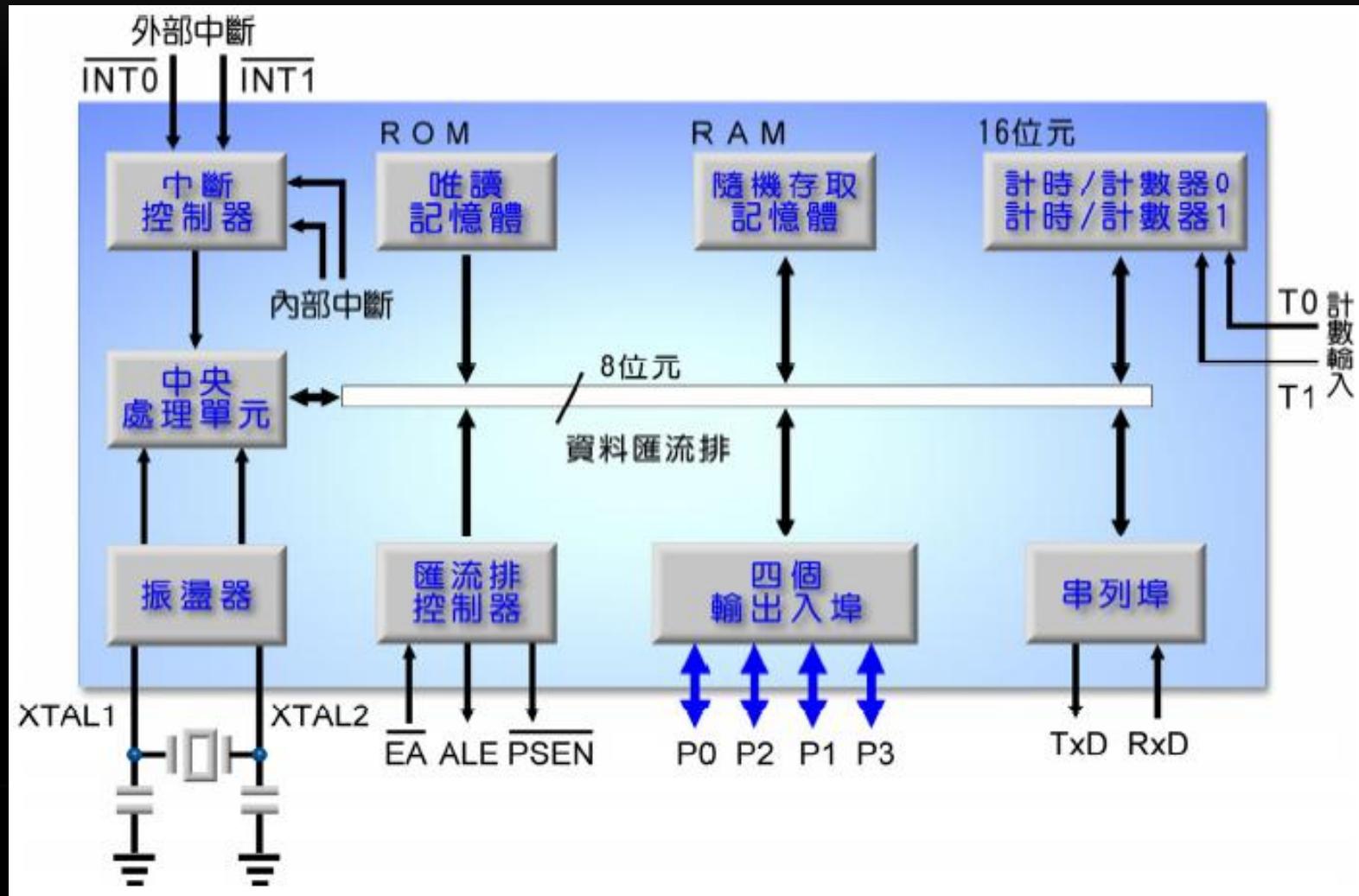
支援線上燒錄功能
In-System Programmable, ISP

8X51之標準規格

- 8x51單晶片發展至今，已有許多廠商各自開發相容的晶片，其中以**Atmel**公司最具代表性但各家廠商之基本規格並沒有多大的不同

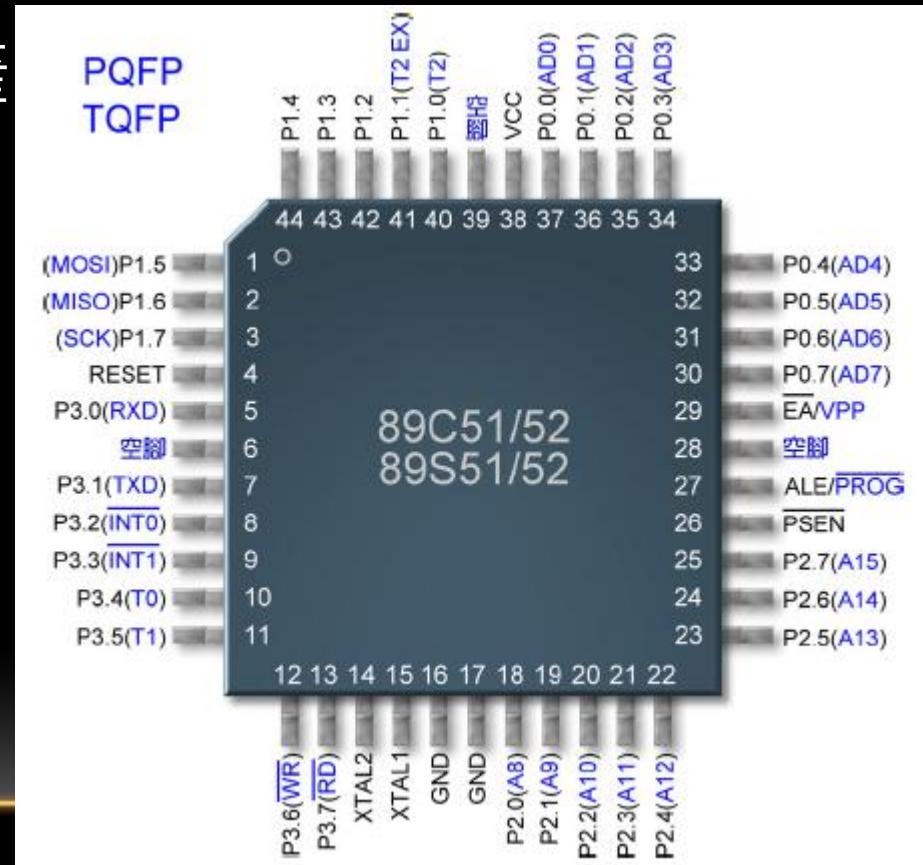
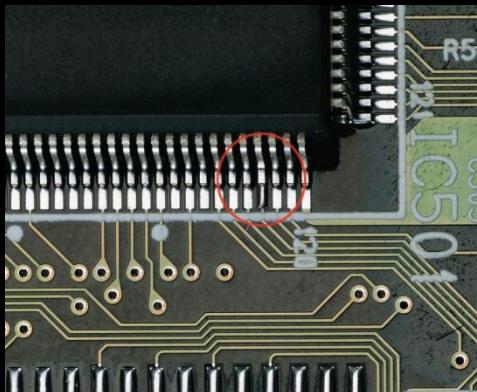
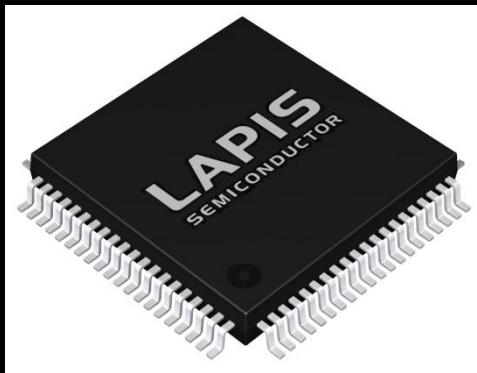
- ▶ 8x51 為 8 位元微處理器¹。
- ▶ 程式記憶體 ROM：內建 4k bytes、外部最多可擴充至 64k bytes。
- ▶ 資料記憶體 RAM：內建 128 bytes、外部最多可擴充至 64k bytes。
- ▶ 四組可位元定址²的 8 位元輸出入埠，即 P0、P1、P2 及 P3。
- ▶ 一個全雙工串列埠，即 UART；兩個 16 位元計時/計數器。
- ▶ 五個中斷源，即 INT0、INT1、T0、T1、TXD/RXD。
- ▶ 111 個指令碼。

8X51 內部基本結構圖



8X51之包裝與接腳-QFP包裝

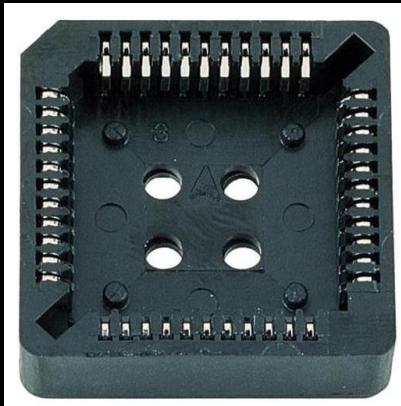
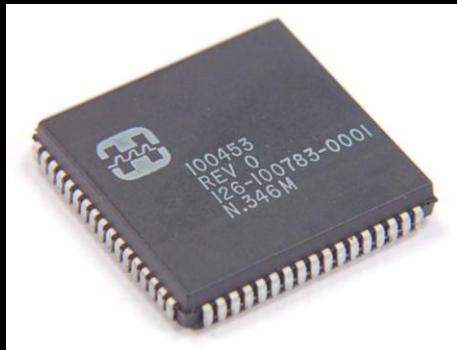
- 表面黏著式
 - 機器黏貼，故適合量產



藍色字體代表接腳的另一功能

8X51之包裝與接腳-PLCC包裝

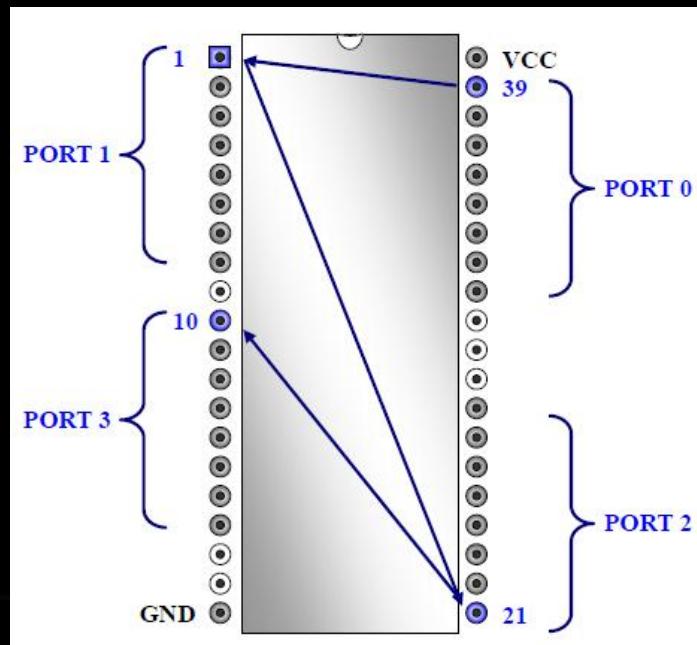
- 表面黏著式，也可利用腳座
- 適合實驗、教學、量產



PLCC	
P1.4	6
P1.3	5
P1.2	4
P1.1(T2EX)	3
P1.0(T2)	2
VCC	1
P0.0(AD0)	44
P0.1(AD1)	43
P0.2(AD2)	42
P0.3(AD3)	41
	40
(MOSI)P1.5	7
(MISO)P1.6	8
(SCK)P1.7	9
RESET	10
P3.0(RXD)	11
空腳	12
P3.1(TXD)	13
P3.2(INT0)	14
P3.3(INT1)	15
P3.4(T0)	16
P3.5(T1)	17
	○
	39
	38
	37
	36
	35
	34
	33
	32
	31
	30
	29
18 19 20 21 22 23 24 25 26 27 28	
P3.6(WR)	
P3.7(RD)	
XTAL2	
XTAL1	
GND	
	H
P2.0(A8)	
P2.1(A9)	
P2.2(A10)	
P2.3(A11)	
P2.4(A12)	

8X51之包裝與接腳-DIP40包裝

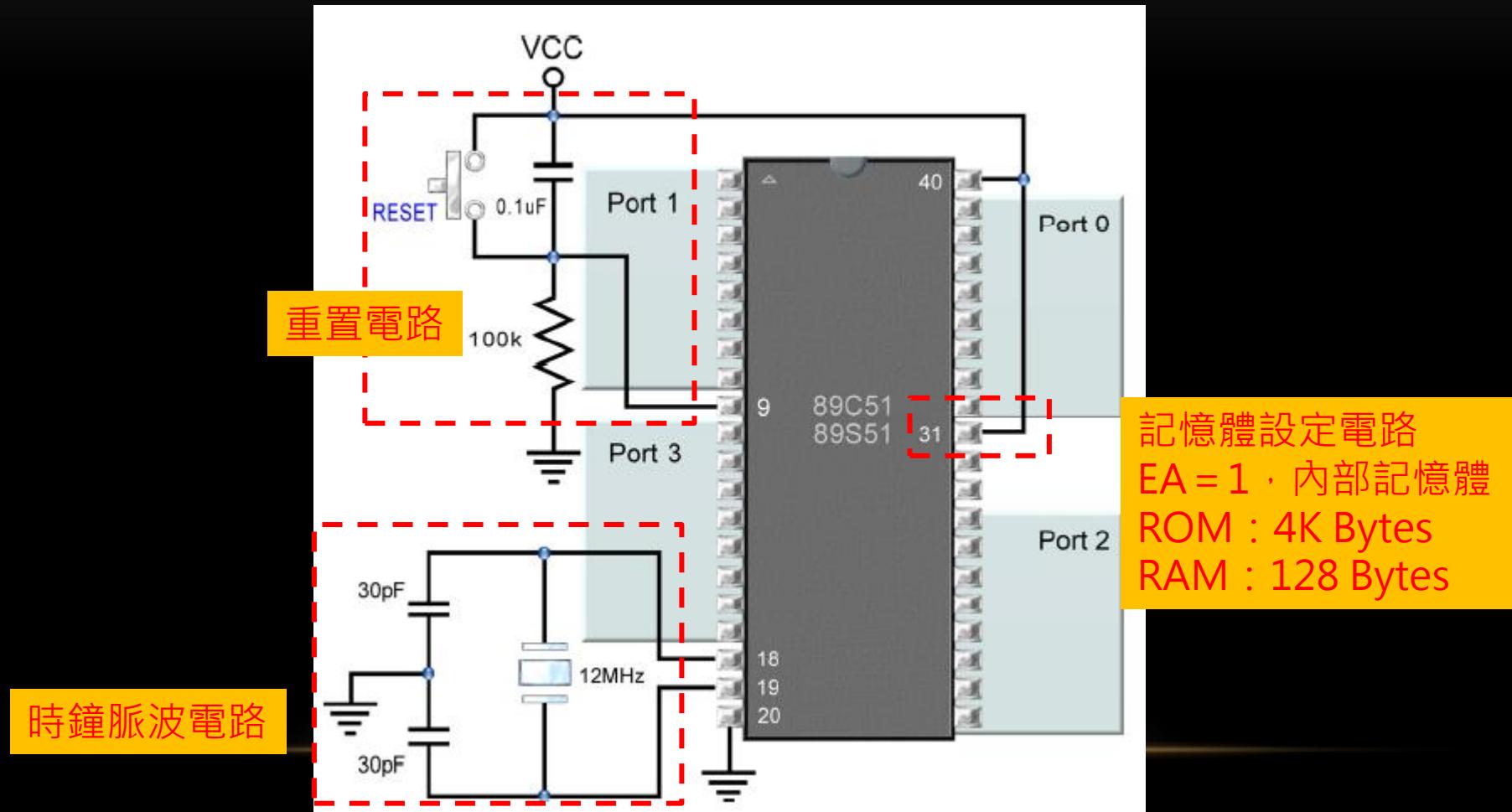
- 利用腳座
- 適合實驗、教學



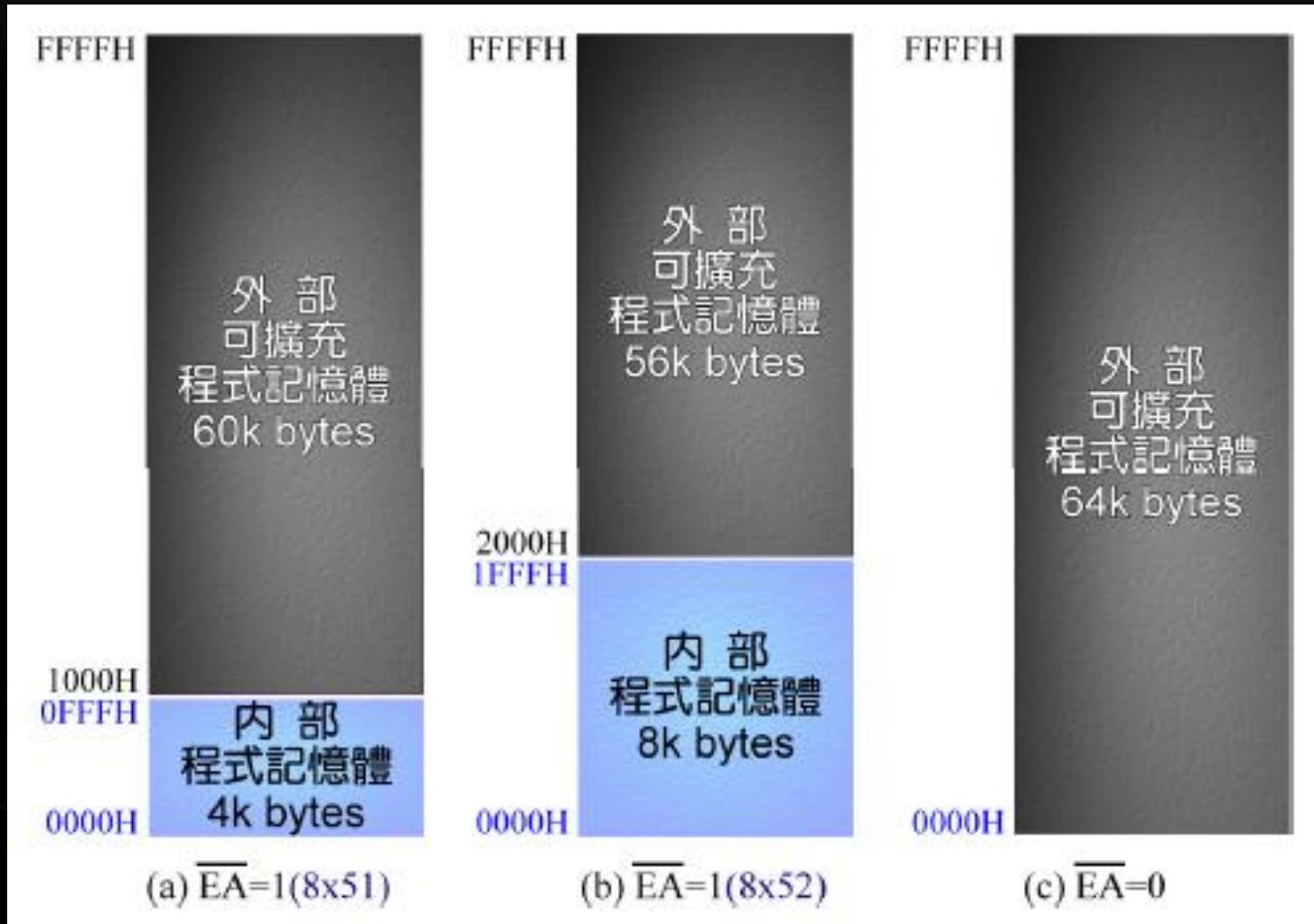
PDIP40

(T2)P1.0	40	VCC
(T2EX)P1.1	39	P0.0(AD0)
P1.2	38	P0.1(AD1)
P1.3	37	P0.2(AD2)
P1.4	36	P0.3(AD3)
(MOSI)P1.5	35	P0.4(AD4)
(MISO)P1.6	34	P0.5(AD5)
(SCK)P1.7	33	P0.6(AD6)
RESET	32	P0.7(AD7)
(RXD)P3.0	31	89C51/52
(TXD)P3.1	30	89S51/52
(INT0)P3.2	29	ALE/PROG
(INT1)P3.3	28	PSEN
(T0)P3.4	27	P2.7(A15)
(T1)P3.5	26	P2.6(A14)
(WR)P3.6	25	P2.5(A13)
(RD)P3.7	24	P2.4(A12)
XTAL2	23	P2.3(A11)
XTAL1	22	P2.2(A10)
GND	21	P2.1(A9)
		P2.0(A8)

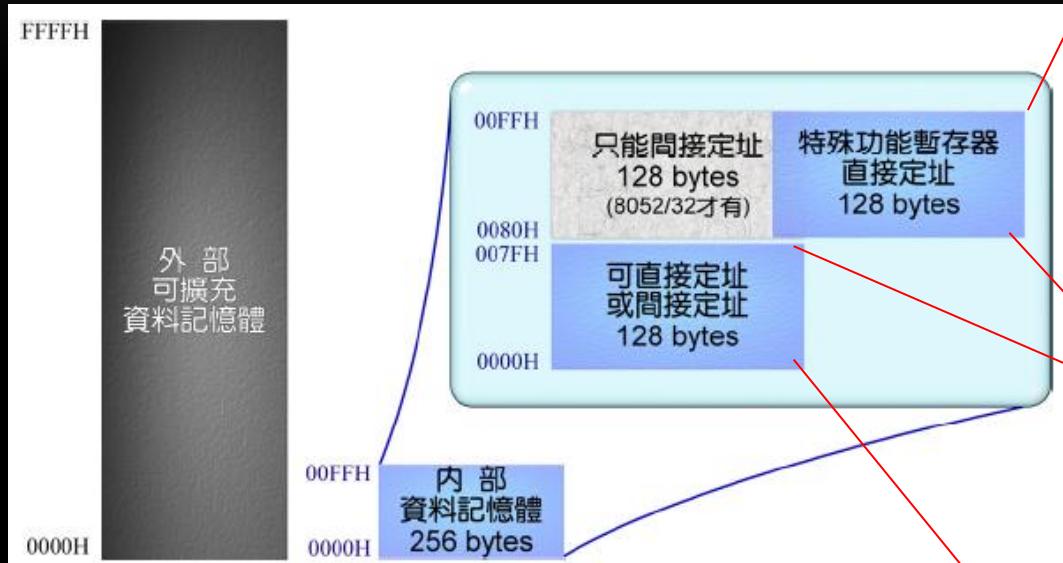
8X51 之基本電路



MCS-51記憶體結構-程式記憶體



MCS-51記憶體結構-資料記憶體



	8	9	A	B	C	D	E	F
F8								
F0	B							
E8								
E0	ACC							
D8								
D0	PSW							
C8	T2CON		RCAP2L	RCAP2H	TL2	TH2		
C0								
B8	IP							
B0	P3							
A8	IE							
A0	P2		AUXR1				WDTRST	
98	SCON	SBUF						
90	P1							
88	TCON	TMOD	TL0	TL1	TH0	TH1	AUXR	
80	P0	SP	DP0L	DP0H	DP1L	DP1H		PCON
	0	1	2	3	4	5	6	7



RS1	RS0	暫存器庫	位 址
0	0	RB0	0000H ~ 0007H
0	1	RB1	0008H ~ 000FH
1	0	RB2	0010H ~ 0017H
1	1	RB3	0018H ~ 001FH

利用程式狀態字組 (PSW)
來決定



MCS-51記憶體結構-資料記憶體之細分

一般RAM(128 Bytes)		特殊功能暫存器SFR(128 Bytes)	
位元組定址 MSB ← 位元定址 → LSB		位元組定址 MSB ← 位元定址 → LSB 符號	
(127)007FH //使用者區與堆疊區 //		(255)00FFH	
(48)0030H		(240)00F0H	
(47)002FH 7F 7E 7D 7C 7B 7A 79 78		(224)00E0H	
(46)002EH 77 76 75 74 73 72 71 70		(208)00D0H	
(45)002DH 6F 6E 6D 6C 6B 6A 69 68		(184)00B8H	
(44)002CH 67 66 65 64 63 62 61 60		(176)00B0H	
(43)002BH 5F 5E 5D 5C 5B 5A 59 58		(168)00A8H	
(42)002AH 57 56 55 54 53 52 51 50		(160)00AOH	
(41)0029H 4F 4E 4D 4C 4B 4A 49 48		(153)0099H	
(40)0028H 47 46 45 44 43 42 41 40		(152)0098H	
(39)0027H 3F 3E 3D 3C 3B 3A 39 38		(144)0090H	
(38)0026H 37 36 35 34 33 32 31 30		(141)008DH	
(37)0025H 2F 2E 2D 2C 2B 2A 29 28		(140)008CH	
(36)0024H 27 26 25 24 23 22 21 20		(139)008BH	
(35)0023H 1F 1E 1D 1C 1B 1A 19 18		(138)008AH	
(34)0022H 17 16 15 14 13 12 11 10		(137)0089H	
(33)0021H F E D C B A 09 08		(136)0088H	
(32)0020H 07 06 05 04 03 02 01 00		(135)0087H	
(31)001FH RB3 (8 Bytes)		(131)0083H	
(24)0018H RB2 (8 Bytes)		(130)0082H	
(23)0017H RB1 (8 Bytes)		(129)0081H	
(16)0010H R7		(128)0080H	
(15)000FH R6		P0.7 P0.6 P0.5 P0.4 P0.3 P0.2 P0.1 P0.0	
(8)0008H R5		7 6 5 4 3 2 1 0	
(7)0007H R4		TCON	
(6)0006H R3		(135)0087H	
(5)0005H R2		(131)0083H	
(4)0004H R1		(130)0082H	
(3)0003H R0		(129)0081H	
(2)0002H		(128)0080H	
(1)0001H		P0.7 P0.6 P0.5 P0.4 P0.3 P0.2 P0.1 P0.0	
(0)0000H		7 6 5 4 3 2 1 0	

括弧內代表十進位
位元組定址內細分8小格者，代表可位元定址

MCS-51記憶體結構-特殊功能暫存器SFR

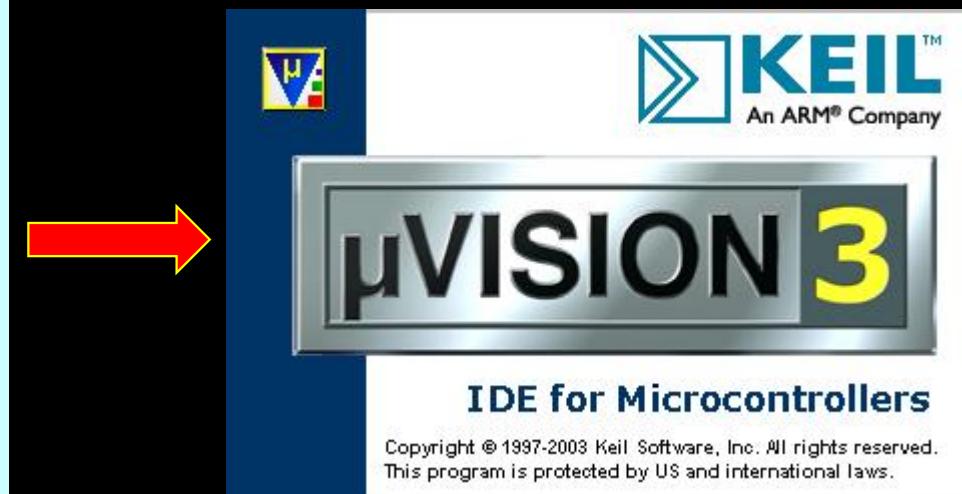
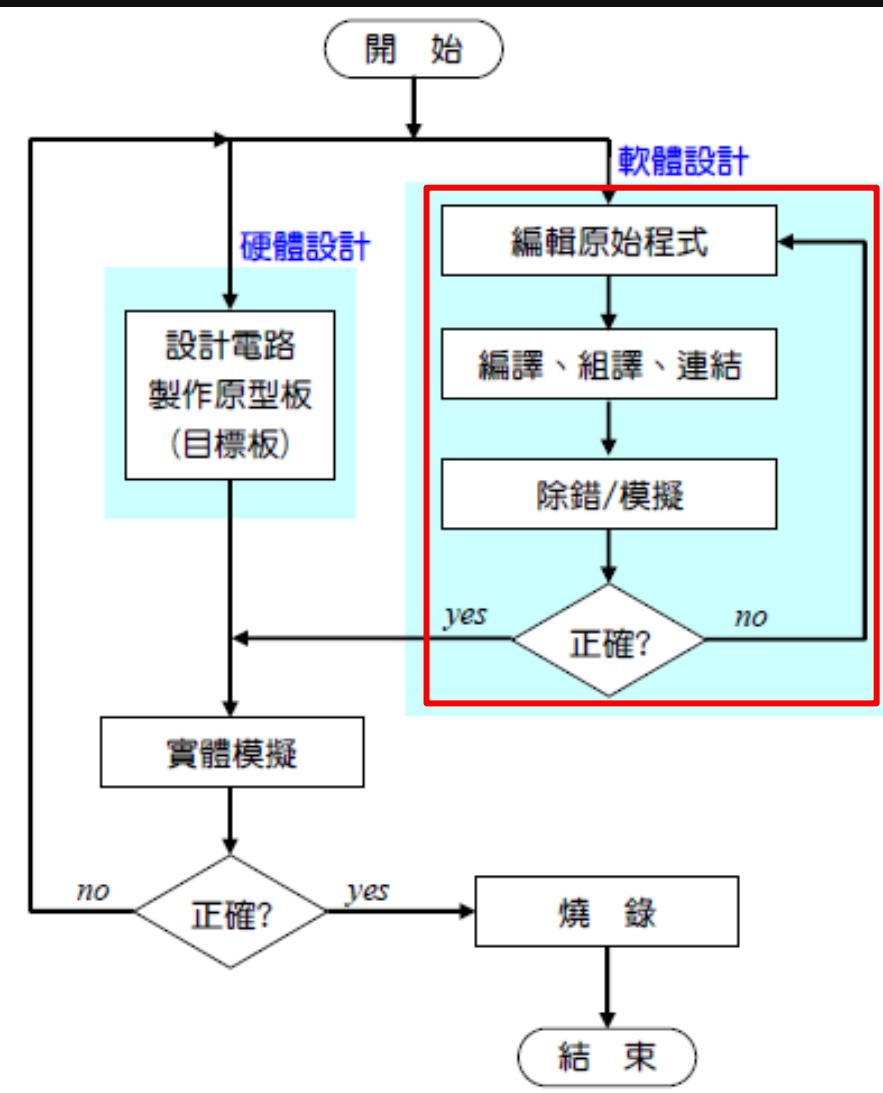
	8	9	A	B	C	D	E	F
F8								FF
F0	B							F7
E8								EF
E0	ACC							E7
D8								DF
D0	PSW							D7
C8	T2CON		RCAP2L	RCAP2H	TL2	TH2		CF
C0								C7
B8	IP							BF
B0	P3							B7
A8	IE							AF
A0	P2		AUXR1				WDTRST	A7
98	SCON	SBUF						9F
90	P1							97
88	TCON	TMOD	TL0	TL1	TH0	TH1	AUXR	8F
80	P0	SP	DP0L	DP0H	DP1L	DP1H		87
	0	1	2	3	4	5	6	7

不用記！這些位置的宣告已放在<reg51.h>標頭檔內

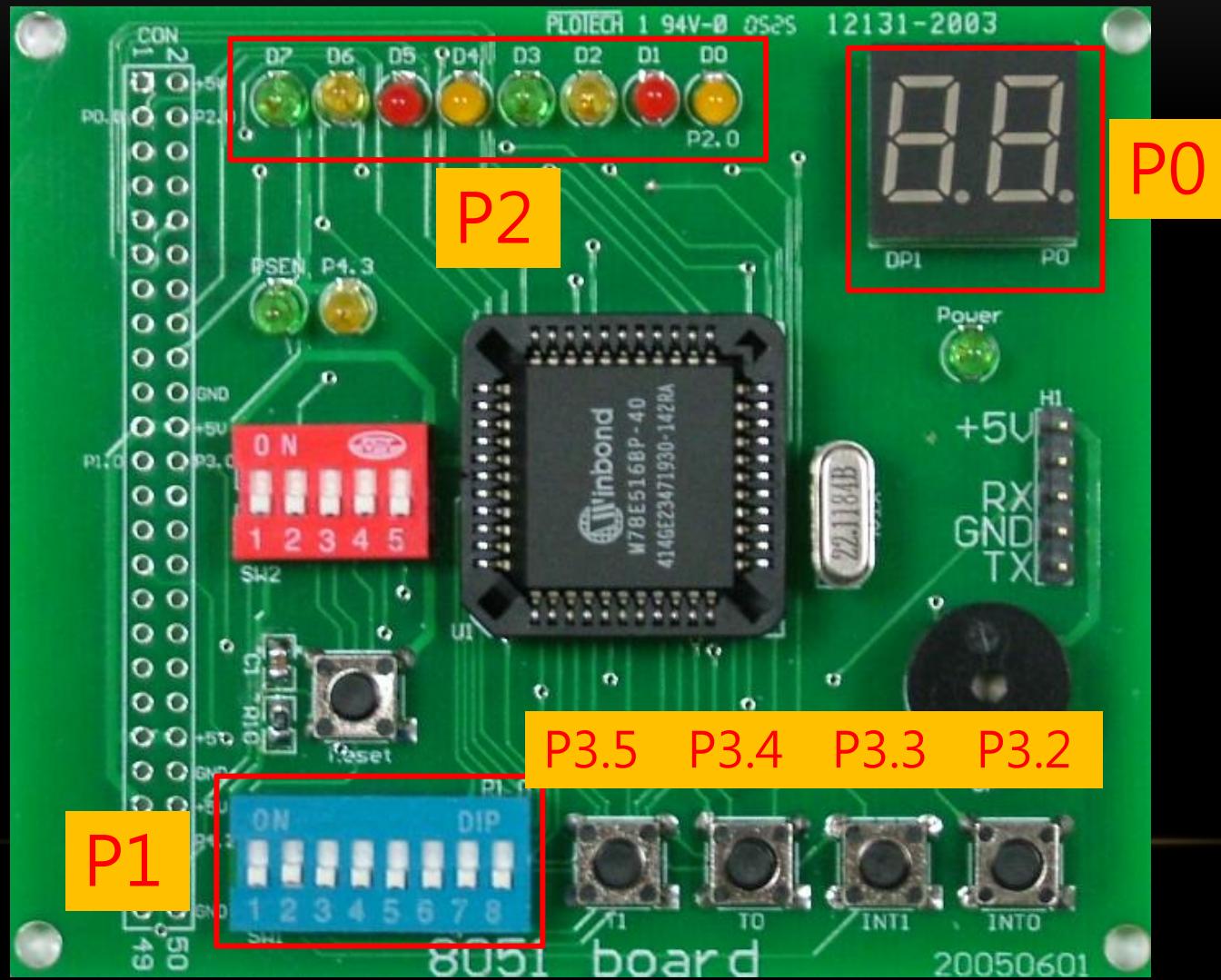
¹ 藍色字部分為 8052/8032 才有的暫存器，藍色網底的部分為可位元定址的暫存器，較深灰底的部分為 89S51/52 才有的。

² 8051/52、89C51/52 只有一組資料指標暫存器，所以其中的 DP0L 應改為 DPL、DP0H 應改為 DPH。

MCS-51 開發流程與工具



實習板介紹



實習板介紹

